

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-187209

(43)Date of publication of application : 04.07.2000

(51)Int.Cl.

G02F 1/1335

G02F 1/136

(21)Application number : 10-365561

(71)Applicant : ADVANCED DISPLAY INC

(22)Date of filing : 22.12.1998

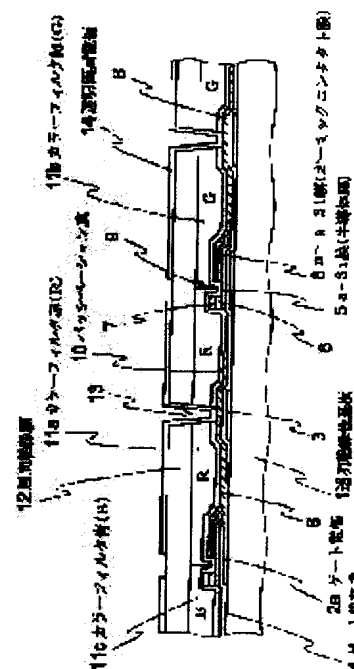
(72)Inventor : KUMAGAI MUNEHITO

(54) REFLECTIVE LIQUID CRYSTAL DISPLAY DEVICE AND ITS PRODUCTION

(57)Abstract:

PROBLEM TO BE SOLVED: To stably obtain a TFT array substrate, having a high opening rate with low electric power consumption and to enable the cost reduction by the decreased defects of bonding by forming pixel electrodes of a transparent conductive film on an interlayer insulating film and connecting the pixel electrodes to switching element electrodes via contact holes which are opened in color filters and the interlayer insulating film.

SOLUTION: The positions of contact holes 13 of an interlayer insulating film 12 are not restricted, insofar as these are positions aligned to the apertures of the color filters 11 and superposed on drain electrodes 8. The interlayer insulating film 12 is masked, and a passivation film 10 for protecting transistors is etched to exposure the drain electrode 8 in the positions of the contact holes 13. The transparent conductive film is deposited on the interlayer insulating film 12, and the pixel electrodes 14 are formed over the entire surface of respective pixel electrode regions in superposition on gate electrode wiring 2a and source electrode wiring 7. The pixel electrode 14 are connected to the drain electrodes 8 via the contact holes 13 which are opened in the interlayer insulating film 12.



(11)特許出願公開番号

特開2000-187209

(P2000-187209A)

(43)公開日 平成12年7月4日(2000.7.4)

(51)Int.Cl. ⁷		識別記号	F I		データベース* (参考)	
G 0 2 F	1/1335	5 2 0	G 0 2 F	1/1335	5 2 0	2 H 0 9 1
	1/136	5 0 0		1/136	5 0 0	2 H 0 9 2

審査請求 未請求 請求項の数12 O.L (全 13 頁)

(21)出願番号	特願平10-365561	(71)出願人	595059056 株式会社アドバンスト・ディスプレイ 熊本県菊池郡西合志町御代志997番地
(22)出願日	平成10年12月22日(1998. 12. 22)	(72)発明者	熊谷 宗人 熊本県菊池郡西合志町御代志997番地 株 式会社アドバンスト・ディスプレイ内
		(74)代理人	100065226 弁理士 朝日奈 宗太 (外1名)

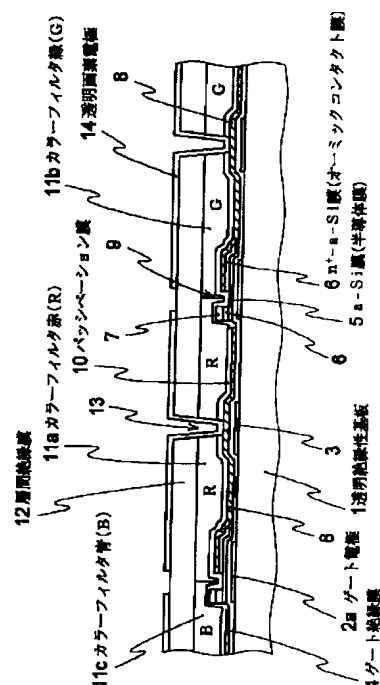
最終頁に続く

(54) 【発明の名称】 反射型液晶表示装置およびその製造方法

(57) 【要約】

【課題】 TFTアレイ基板と対向基板の張合せ時のアライメント精度を緩和し、隣接画素間のショートを防いで開口率の高い反射型液晶表示装置を得る。

【解決手段】 TFTアレイ基板上の走査線と信号線を除く画素領域内の全面に反射膜を形成し、反射膜上の画素領域全面にカラーフィルタを形成し、カラーフィルタ上に段差を吸収する層間絶縁膜を形成し、層間絶縁膜上にコンタクトホールを介してTFTの電極に電氣的に接続された透明画素電極を画素領域全面に形成した。



【特許請求の範囲】

【請求項1】 絶縁性基板と、前記絶縁性基板上で行方向に形成された複数本の走査線および共通電極配線と、前記走査線に交差する列方向に形成された複数本の信号線と、平行する各々2本の前記走査線と信号線で区画された画素領域に形成されたスイッチング素子と、前記画素領域に形成されたカラーフィルタと、前記走査線、信号線、スイッチング素子、およびカラーフィルタより上層に形成され、前記走査線、信号線、スイッチング素子、およびカラーフィルタの段差を吸収する層間絶縁膜と、前記層間絶縁膜上の前記各画素領域に透明導電膜により形成され、前記層間絶縁膜に設けられたコンタクトホール、カラーフィルタの開口部を介して前記スイッチング素子と電気的に接続された画素電極を有する第1の基板と、前記第1の基板とともに液晶材料を挟持する透明な第2の基板とを備え、前記スイッチング素子を構成する片方の電極が、スイッチング素子近傍以外では前記走査線、信号線に重畳せずに前記画素領域内に全面に形成されて反射膜を兼ねていることを特徴とする反射型液晶表示装置。

【請求項2】 絶縁性基板と、前記絶縁性基板上で行方向に形成された複数本の走査線および共通電極配線と、前記走査線に交差する列方向に形成された複数本の信号線と、平行する各々2本の前記走査線と信号線で区画された画素領域に形成されたスイッチング素子と、前記画素領域に形成されたカラーフィルタと、前記走査線、信号線、スイッチング素子、およびカラーフィルタより上層に形成され、前記走査線、信号線、スイッチング素子、およびカラーフィルタの段差を吸収する層間絶縁膜と、前記層間絶縁膜上の前記各画素領域に透明導電膜により形成され、前記層間絶縁膜に設けられたコンタクトホール、カラーフィルタの開口部を介して前記スイッチング素子と電気的に接続された画素電極を有する第1の基板と、前記第1の基板とともに液晶材料を挟持する透明な第2の基板とを備え、前記行方向の走査線と平行に形成された共通電極配線が、信号線とのクロス部以外では走査線、信号線に重畳せずに前記画素領域内に全面に形成されて反射膜を兼ねていることを特徴とする反射型液晶表示装置。

【請求項3】 前記走査線および信号線を除く前記画素領域内の全面に形成された共通電極配線との間に、ゲート絶縁膜を挟んで容量を形成するスイッチング素子の片方の電極は、画素領域内に任意の大きさ、形状で形成された事の特徴とする請求項2記載の反射型液晶表示装置。

【請求項4】 絶縁性基板と、前記絶縁性基板上で行方向に形成された複数本の走査線および共通電極配線と、前記走査線に交差する列方向に形成された複数本の信号線と、平行する各々2本の前記走査線と信号線で区画された画素領域に形成されたスイッチング素子と、前記ス

スイッチング素子を保護するパッシベーション膜と、前記パッシベーション膜上に形成された反射膜と、前記画素領域で反射膜上に形成されたカラーフィルタと、前記走査線、信号線、スイッチング素子、反射膜およびカラーフィルタより上層に形成され、前記走査線、信号線、スイッチング素子、反射膜およびカラーフィルタの段差を吸収する層間絶縁膜と、前記層間絶縁膜上の前記各画素領域に透明導電膜により形成され、前記層間絶縁膜に設けられたコンタクトホール、カラーフィルタの開口部を介して前記スイッチング素子と電気的に接続された画素電極を有する第1の基板と、前記第1の基板とともに液晶材料を挟持する透明な第2の基板とを備え、前記反射膜は、走査線、信号線に重畳せず前記画素領域内に全面に、画素電極と電気的に接続させないで形成されていることを特徴とする反射型液晶表示装置。

【請求項5】 層間絶縁膜に設けられたコンタクトホール径は、反射膜およびカラーフィルタの開口径より狭く形成された事の特徴とする請求項4記載の反射型液晶表示装置。

【請求項6】 カラーフィルタは絶縁性であることを特徴とする請求項1～5のいずれか1項記載の反射型液晶表示装置。

【請求項7】 カラーフィルタは前記走査線上、スイッチング素子上および信号線上で3色積層され、層間絶縁膜で平坦化されていることを特徴とする請求項1～6のいずれか1項記載の反射型液晶表示装置。

【請求項8】 透明画素電極はカラーフィルタ上に直接に形成された事の特徴とする請求項6記載の反射型液晶表示装置。

【請求項9】 少なくともいずれか一方には電極が形成されている2枚の絶縁性基板を対向させて接着するとともに、前記2枚の絶縁性基板のあいだに液晶材料が挟持されている反射型液晶表示装置の製造方法において、前記2枚の絶縁性基板の一方に、行方向に複数本の走査線と共通電極配線および、この走査線、共通電極配線と交差する列方向に複数本の信号線を形成し、前記平行する各々2本の走査線と信号線で区画された画素領域にスイッチング素子を形成し、前記スイッチング素子を構成する片方の電極を、スイッチング素子近傍以外では前記走査線、信号線に重畳せず前記画素領域内に全面に形成する工程と、前記画素領域内に所定の開口部を有するカラーフィルタを形成する工程と、前記走査線、信号線、スイッチング素子およびカラーフィルタより上層に感光性を有する樹脂を塗布、露光、現像することにより、カラーフィルタの開口部にコンタクトホールを有する層間絶縁膜を形成する工程と、前記層間絶縁膜上および前記コンタクトホール内に透明導電膜を形成し、レジストマスクを用いてエッチングし、前記スイッチング素子と前記コンタクトホールを介して電気的に接続された画素電極を前記層間絶縁膜上に形成する工程とを含むことを特

微とする反射型液晶表示装置の製造方法。

【請求項10】 少なくともいずれか一方には電極が形成されている2枚の絶縁性基板を対向させて接着するとともに、前記2枚の絶縁性基板のあいだに液晶材料が挟持されている反射型液晶表示装置の製造方法において、前記2枚の絶縁性基板の一方に行方向に複数本の走査線およびこの走査線と交差する列方向に複数本の信号線を形成し、前記平行する各々2本の走査線と信号線で区画された画素領域に前記行方向の走査線と平行に形成される共通電極配線を、前記信号線と交差する部分以外では前記走査線、信号線と重畳させずに前記画素領域内全面に形成する工程と、前記画素領域内にスイッチング素子を形成する工程と、前記画素領域内に所定の開口部を有するカラーフィルタを形成する工程と、前記走査線、信号線、共通電極配線、スイッチング素子およびカラーフィルタより上層に感光性を有する樹脂を塗布、露光、現像することにより、カラーフィルタの開口部にコンタクトホールを有する層間絶縁膜を形成する工程と、前記層間絶縁膜上および前記コンタクトホール内に透明導電膜を成膜し、レジストマスクを用いてエッチングし、前記

スイッチング素子と前記コンタクトホールを介して電気的に接続された画素電極を前記層間絶縁膜上に形成する工程とを含むことを特徴とする反射型液晶表示装置の製造方法。

【請求項11】 少なくともいずれか一方には電極が形成されている2枚の絶縁性基板を対向させて接着するとともに、前記2枚の絶縁性基板のあいだに液晶材料が挟持されている反射型液晶表示装置の製造方法において、前記2枚の絶縁性基板の一方に行方向に複数本の走査線と共通電極配線およびこの走査線、共通電極配線と交差する列方向に複数本の信号線を形成する工程と、前記平行する各々2本の走査線と信号線で区画された画素領域にスイッチング素子を形成する工程と、前記走査線、共通電極配線、信号線およびスイッチング素子上に前記スイッチング素子を保護するパッシベーション膜を形成する工程と、前記パッシベーション膜上に前記走査線、信号線に重畳せずに前記画素領域内全面に所定の開口部を有する反射膜を形成する工程と、前記反射膜上に反射膜の開口部と整合した開口部を持つカラーフィルタを形成する工程と、前記走査線、信号線、スイッチング素子、反射膜およびカラーフィルタより上層に感光性を有する樹脂を塗布、露光、現像することにより、カラーフィルタと反射膜の開口部に整合したコンタクトホールを有する層間絶縁膜を形成する工程と、前記層間絶縁膜上および前記コンタクトホール内に透明導電膜を成膜し、レジストマスクを用いてエッチングし、前記スイッチング素子と前記コンタクトホールを介して電気的に接続された画素電極を前記層間絶縁膜上に形成する工程とを含むことを特徴とする反射型液晶表示装置の製造方法。

【請求項12】 前記反射膜は、反射膜上のカラーフィ

ルタをマスクとしてオーバエッチし、反射膜のコンタクトホール壁面への露出および走査線、信号線との重畳を無くして形成する工程を含むことを特徴とする第11項記載の反射型液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、外部より入射した光を反射させて表示を行う反射型液晶表示装置とその製造方法に関する。

【0002】

【従来の技術】液晶表示装置は、CRTに替わるフラットパネルディスプレイの一つとして活発に研究開発が行われており、とくに消費電力が小さいことや薄型であるという特徴を生かして、電池駆動の小型TV、ノートブック型コンピュータ、カーナビゲーション、携帯端末機器などに実用化されている。

【0003】液晶表示装置の駆動方法として、高品質表示の要求から薄膜トランジスタ（以下、TFTと略す）をスイッチング素子に用いたアクティブマトリクス型TFTアレイが主として用いられている。

【0004】ディスプレイの構成としては、透過型と反射型のものがある。反射型のものは透過型のようなバックライト光源が不要であることから、低消費電力が実現でき、携帯端末等の用途に極めて適していると言える。

【0005】また、反射型液晶表示装置の表示特性向上には、液晶表示パネルの画素部の有効表示面積を大きくして光の利用効率を高めること、すなわち画素の高開口率化が有効である。

【0006】反射型液晶表示装置では、格子状に設けられた電極、TFT部、反射画素電極などを設けた第1の絶縁性基板（TFTアレイ基板）と、カラーフィルタ、ブラックマトリクス、対向電極等を備えた透明な第2の絶縁性基板（対向基板）を対向させて接着するとともに、前記2枚の基板間に液晶を注入することにより構成される。

【0007】

【発明が解決しようとする課題】画素電極を有する第1の絶縁性基板とカラーフィルタを有する透明な第2の絶縁性基板の張り合わせ位置誤差による光漏れ等を防ぐために大きな対向側のブラックマトリクスが必要である。また、張り合わせ精度には限界があり、高開口率化が難しくなっていた。

【0008】第1の基板と第2の基板の張り合わせ時の位置ずれを考慮せずに液晶表示装置を形成する方法として、走査電極、信号電極、半導体層からなるTFT、反射画素電極を形成したのち、カラーフィルタを反射画素電極上に作るカラーフィルタ・オン・アレイ構造が特開平8-313726号公報に開示されている。

【0009】この手法によるとカラーフィルタをアレイ基板側に作成できるため、対向基板との重ね合わせのア

ライメント精度の問題を解決できる。

【0010】しかしながら、カラーフィルタは、絶縁膜のコンタクトホールを介してTFT素子と電氣的に接続され、絶縁膜上に形成された反射画素電極上に導電性着色膜で形成されており、カラーフィルタに導電性着色膜を用いた場合、画素間ショートが生じ、画素間ピッチを詰めることが非常に困難となる。

【0011】カラーレジストにITOなどを分散させた導電性カラーレジストのパターン精度は、通常のレジストやカラーレジストに比べ更にわるくなるとともに、現像液に未溶解のITOは現像残渣として基板上に残り、不良の原因となる。

【0012】更にITO等の導電膜の分散度合いで液晶に架かる電圧に差が生じ、表示特性にも問題が生じる。

【0013】また、過飽和析出法で画素間に有色の絶縁物を堆積させてブラックマトリクスとするなどの手法を必要とし、製造歩留まりが低下するという問題もあった。

【0014】そのため低消費電力、高開口率の反射型液晶表示装置に適用することは困難であった。

【0015】本発明は、従来技術の前述の問題点を解決するためになされたものであり、アレイ基板と対向基板の張合せ位置精度が緩和され、カラーフィルタによる隣接画素とのショートを防ぐことができ、画素最上層で十分に液晶に駆動電圧を与えられるとともに、アレイ表面の凹凸によるラビング不良で発生する表示不良を無くすることができ、低消費電力で高開口率なTFTアレイ基板が安定的に得られ、かつ張り合わせ不良の削減によるコスト低減が可能な反射型液晶表示装置、ならびにその製造方法を提供することを目的とするものである。

【0016】

【課題を解決するための手段】本発明にかかわる第1の反射型液晶表示装置は、アレイ基板上でスイッチング素子を構成する片方の電極をスイッチング素子近傍以外では走査線、信号線に重畳せずに画素領域内に全面に形成し、反射膜を兼ねさせた後、画素領域に整合した形状のカラーフィルタを形成し、基板上の段差を無くするように表面が平坦化された絶縁性透明樹脂からなる層間絶縁膜を形成し、画素電極は層間絶縁膜上に透明導電膜で形成し、カラーフィルタと層間絶縁膜に開けられたコンタクトホールを介して前記スイッチング素子電極と接続したものである。

【0017】また、本発明にかかわる第2の反射型液晶表示装置は、アレイ基板上で行方向の走査線と平行に形成された共通電極配線を、信号線とのクロス部以外では走査線、信号線に重畳せずに前記画素領域の全面に反射膜を兼ねさせて形成し、その後、画素領域に整合した形状のカラーフィルタを形成し、基板上の段差を無くするように表面が平坦化された絶縁性透明樹脂からなる層間絶縁膜を形成し、画素電極は層間絶縁膜上に透明導電膜

で形成し、カラーフィルタと層間絶縁膜に開けられたコンタクトホールを介して前記スイッチング素子電極と接続したものである。

【0018】また、本発明にかかわる第3の反射型液晶表示装置は、アレイ基板上で走査線、共通電極配線、信号線、平行する各々2本の走査線と信号線で区画された画素領域に形成されたスイッチング素子、前記スイッチング素子を保護するパッシベーション膜を形成した後、走査線、信号線に重畳せず前記画素領域内に全面に画素電極と電氣的に接続させないで反射膜を形成し、画素領域に整合した形状のカラーフィルタを形成し、基板上の段差を無くするように表面が平坦化された絶縁性透明性樹脂からなる層間絶縁膜を形成し、画素電極は層間絶縁膜上に透明導電膜で形成し、カラーフィルタと層間絶縁膜に開けられたコンタクトホールを介して前記スイッチング素子電極と接続したものである。

【0019】また、本発明にかかわる第4の反射型液晶表示装置は、カラーフィルタは絶縁性の有色樹脂であり、カラーフィルタおよび画素電極は走査線と重畳して形成されている。

【0020】また、本発明にかかわる第5の反射型液晶表示装置は、カラーフィルタは走査線、スイッチング素子、信号線上で3色積層され、層間絶縁膜で平坦化されている。

【0021】本発明の第1の反射型液晶装置の製造方法は、少なくともいずれか一方には電極が形成されている2枚の絶縁性基板を対向させて接着するとともに、前記2枚の絶縁性基板のあいだに液晶材料が挟持されている反射型液晶表示装置の製造方法において、前記2枚の絶縁性基板の一方に、行方向に複数本の走査線と共通電極配線および、この走査線、共通電極配線と交差する列方向に複数本の信号線を形成し、前記平行する各々2本の走査線と信号線で区画された画素領域にスイッチング素子を形成し、前記スイッチング素子を構成する片方の電極を、スイッチング素子近傍以外では前記走査線、信号線に重畳させず前記画素領域内に全面に形成する工程と、前記画素領域内に所定の開口部を有するカラーフィルタを形成する工程と、前記走査線、信号線、スイッチング素子およびカラーフィルタより上層に感光性を有する樹脂を塗布、露光、現像することにより、カラーフィルタの開口部にコンタクトホールを有する層間絶縁膜を形成する工程と、前記層間絶縁膜上および前記コンタクトホール内に透明導電膜を形成し、レジストマスクを用いてエッチングし、前記スイッチング素子と前記コンタクトホールを介して電氣的に接続された画素電極を前記層間絶縁膜上に形成する工程とを含むものである。

【0022】本発明の第2の反射型液晶装置の製造方法は、少なくともいずれか一方には電極が形成されている2枚の絶縁性基板を対向させて接着するとともに、前記2枚の絶縁性基板のあいだに液晶材料が挟持されている

反射型液晶表示装置の製造方法において、前記 2 枚の絶縁性基板の一方に行方向に複数本の走査線およびこの走査線と交差する列方向に複数本の信号線を形成し、前記平行する各々 2 本の走査線と信号線で区画された画素領域に前記行方向の走査線と平行に形成される共通電極配線を、前記信号線と交差する部分以外では前記走査線、信号線と重畳せずに前記画素領域内全面に形成する工程と、前記画素領域内にスイッチング素子を形成する工程と、前記画素領域内に所定の開口部を有するカラーフィルタを形成する工程と、前記走査線、信号線、共通電極配線、スイッチング素子およびカラーフィルタより上層に感光性を有する樹脂を塗布、露光、現像することにより、カラーフィルタの開口部にコンタクトホールを有する層間絶縁膜を形成する工程と、前記層間絶縁膜上および前記コンタクトホール内に透明導電膜を成膜し、レジストマスクを用いてエッチングし、前記スイッチング素子と前記コンタクトホールを介して電氣的に接続された画素電極を前記層間絶縁膜上に形成する工程とを含むものである。

【0023】本発明の第 3 の反射型液晶装置の製造方法は、少なくともいずれか一方には電極が形成されている 2 枚の絶縁性基板を対向させて接着するとともに、前記 2 枚の絶縁性基板のあいだに液晶材料が挟持されている反射型液晶表示装置の製造方法において、前記 2 枚の絶縁性基板の一方に行方向に複数本の走査線と共通電極配線およびこの走査線、共通電極配線と交差する列方向に複数本の信号線を形成する工程と、前記平行する各々 2 本の走査線と信号線で区画された画素領域にスイッチング素子を形成する工程と、前記走査線、共通電極配線、信号線およびスイッチング素子上に前記スイッチング素子を保護するパッシベーション膜を形成する工程と、前記パッシベーション膜上に前記走査線、信号線に重畳せずに前記画素領域内全面に所定の開口部を有する反射膜を形成する工程と、前記反射膜上に反射膜の開口部と整合した開口部を持つカラーフィルタを形成する工程と、前記走査線、信号線、スイッチング素子、反射膜およびカラーフィルタより上層に感光性を有する樹脂を塗布、露光、現像することにより、カラーフィルタと反射膜の開口部に整合したコンタクトホールを有する層間絶縁膜を形成する工程と、前記層間絶縁膜上および前記コンタクトホール内に透明導電膜を成膜し、レジストマスクを用いてエッチングし、前記スイッチング素子と前記コンタクトホールを介して電氣的に接続された画素電極を前記層間絶縁膜上に形成する工程とを含むものである。

【0024】本発明の第 4 の反射型液晶装置の製造方法は、前記第 3 の製造方法において、前記反射膜を、反射膜上のカラーフィルタをマスクとしてオーバエッチし、反射膜のコンタクトホール壁面への露出および走査線、信号線との重畳を無くして形成する工程を含むものである。

【0025】

【発明の実施の形態】実施の形態 1

以下、本発明の一実施の形態を図を用いて説明する。

【0026】図 1 は本発明の一実施の形態にかかわる TFT アレイ基板を示す平面図の一部である。

【0027】図 2 は本発明の一実施の形態にかかわる TFT アレイ基板を示す断面図であり、図 1 の A-A' 断面を示している。

【0028】本実施の形態にかかわる液晶表示装置の TFT アレイ基板の製造方法を図を用いて説明する。

【0029】図に示すように、ガラスなどからなる絶縁性基板 1 に、スパッタ法を用いて Cr を成膜し、フォトリソグラフィ法にて走査線（ゲート電極 2）および共通電極配線 3 を形成する。次に、プラズマ CVD 法などを用いて窒化シリコンからなるゲート絶縁膜 4、アモルファスシリコン（以下、a-Si と称す）5、不純物をドープした低抵抗アモルファスシリコン（以下、n⁺-a-Si と称す）のオーミックコンタクト膜 6 を順次成膜し、フォトリソグラフィ法を用いて a-Si 膜 5、n⁺-a-Si 膜 6 をパターニングして半導体層を形成する。

【0030】次に、スパッタリング法により金属膜を形成し、フォトリソグラフィ法により半導体層のチャネル部 9 ならびに信号線（ソース電極 7、ドレイン電極 8）を形成して TFT を形成する。

【0031】ドレイン電極 8 は、TFT 近傍以外では走査線、信号線に重畳せずに画素領域に全面に形成されて反射膜を兼ねるとともに、無機絶縁膜のゲート絶縁膜 4 を挟み、画素電極 14 のエリア内で、下層に低抵抗金属で形成された共通電極配線 3 と対向し、静電容量（コンデンサー）を形成する。

【0032】次に、トランジスタ保護のパッシベーション膜 10 を CVD 法などで成膜したのち、所定の開口部を有し、各画素領域に整合する形状の絶縁性カラーフィルタ赤（R）11a、緑（G）11b、青（B）11c をゲート電極配線 2、ソース電極配線 7 に重畳して順次形成する。

【0033】カラーフィルタの形成方法としてはインクジェット法、顔料分散法、ラミネート法などを用いることができ、とくに限定されるものではない。

【0034】次に、感光性を有する、たとえばアクリル系の透明絶縁性樹脂を、TFT、制御配線およびカラーフィルタによる段差を無くし表面が平坦化されるように塗布し、フォトリソグラフィ法で、ドレイン電極 8 が共通配線 3 と対向して保持容量を形成する部分上にコンタクトホール 13 および端子コンタクト（図示せず）を形成する。その後アクリル系の透明樹脂は充分焼成され、層間絶縁膜 12 とする。

【0035】層間絶縁膜 12 のコンタクトホール 13 は、カラーフィルタの開口部と整合してドレイン電

極8と重畳する位置であればよく、位置は問わない。

【0036】次に、層間絶縁膜12をマスクとし、トランジスタ保護用のパッシベーション膜10をエッチングし、コンタクトホール13の位置にドレイン電極8を露出させる。

【0037】同時に、端子(トランスファー電極を含む)のコンタクト部のパッシベーション膜10も除去される(図示せず)。

【0038】アレイ基板上に段差を無くするように表面が平坦化された透明性樹脂からなる層間絶縁膜12上に透明導電膜(ITO)を成膜し、フォトリソグラフィ法を用いてパターンニングし、画素電極14をゲート電極配線2、ソース電極配線7に重畳して各画素領域全面に形成する。

【0039】画素電極14は、層間絶縁膜12開けられたコンタクトホール13を介してドレイン電極8と接続する。

【0040】画素電極14としては、ITO膜以外にも酸化インジウム膜、酸化スズ膜などの透明膜を用いてもよい。

【0041】なお、本実施の形態では信号線をソース電極7に接続しているため画素電極14をドレイン電極8に接続しているが、信号線をドレイン電極に接続する回路方式の場合は、画素電極をソース電極に接続する。

【0042】カラーフィルタに絶縁性樹脂を用いたものであってカラーフィルタによって平坦化を行なう場合は、層間絶縁膜12がなくてもよい(図3)。

【0043】以上の工程により形成されたTFTアレイ基板と、他の透明絶縁性基板に対向電極が形成された対向基板の表面にともに配向膜を形成した後対向させ、この間に液晶材料を注入することにより反射型液晶表示装置を形成する。

【0044】この発明によれば、R、G、Bのカラーフィルタを、アレイ基板側の各画素部に整合させて形成した。そのため、アレイ基板と対向基板の張合せ位置精度の要求は大巾に緩和される。

【0045】更に、電極配線、TFT部、カラーフィルタによる段差を透明な層間絶縁膜12で平坦化されているのでラビングが良好に行なわれ、液晶分子の配向異常による表示不良が抑制できる。

【0046】カラーフィルタ11、画素電極14をゲート電極配線2、ソース電極配線7に重畳して形成しているので、画素部の有効面積を大きくでき、光利用効率が向上している。

【0047】以上のことにより、低消費電力で高開口率な反射型液晶表示装置が得られる。

【0048】本実施の形態では窒化膜などのパッシベーション膜10が設けられているが、なくても同様の効果が得られる。

【0049】また、反射膜部表面に凹凸が形成されて

も、駆動方式が単純マトリクスなどでもよくとくに何ら問題はない。

【0050】実施の形態2

図4、5は実施の形態2によるTFTアレイ基板を示す平面図の一部である。

【0051】図6は実施の形態2によるTFTアレイ基板を示す断面図であり、図4のB-B'断面を示している。

【0052】次に、本実施の形態による反射型液晶表示装置のTFTアレイ基板の製造方法について説明する。

【0053】実施の形態1と同様の方法により絶縁基板1上にゲート電極配線2、共通電極配線3、ゲート絶縁膜4、a-Si膜5、n⁺-a-Si膜6、チャネル部9、ソース電極配線7、ドレイン電極8、パッシベーション膜10を順次形成する。

【0054】前記共通電極配線3は、ゲート電極配線、ソース電極配線で区画された画素領域内で、前記ソース線と交差する部分以外では前記ゲート電極配線、ソース電極配線と重畳させずに画素領域全面に形成されて、反射を兼ねる構造となっている。

【0055】次に、パッシベーション膜10上に所定の開口部を有し、各画素領域に整合する形状の絶縁性カラーフィルタ赤(R)11a、緑(G)11b、青(B)11cをゲート電極配線2、ソース電極配線7に重畳して順次形成したのち、感光性を有する透明絶縁性樹脂を、TFT、制御配線およびカラーフィルタによる段差を無くし表面が平坦化されるように塗布し、フォトリソグラフィ法で、ドレイン電極8が共通電極配線3と対向し保持容量を形成する部分上にコンタクトホール13および端子コンタクト(図示せず)を形成する。その後透明樹脂は充分焼成され、層間絶縁膜12とする。

【0056】層間絶縁膜12のコンタクトホール13の位置はカラーフィルタの開口部と整合してドレイン電極8と重畳する位置であればよく、位置は問わない。

【0057】次に、層間絶縁膜12をマスクとし、トランジスタ保護用のパッシベーション膜10をエッチングしコンタクトホール12の位置にドレイン電極8を露出させる。

【0058】同時に、端子の(トランスファー電極を含む)コンタクト部のパッシベーション膜10も除去される(図示せず)。

【0059】次に層間絶縁膜12上に透明導電膜(ITO)を成膜し、フォトリソグラフィ法を用いてパターンニングし、画素電極14をゲート電極配線2、ソース電極配線7に重畳して各画素領域全面に形成する。

【0060】画素電極14は、層間絶縁膜12開けられたコンタクトホール13を介してドレイン電極8と接続する。

【0061】また、共通電極配線3と対向して容量(コンデンサー)を形成するドレイン電極8を、画素領域内

10

20

30

40

50

にゲート配線、ソース配線に重畳せず、任意の形状と大きさを形成してもよい(図5)。

【0062】以上の工程により形成されたTFTアレ基板を用い、実施の形態1と同様の方法により対向基板と対向させ、液晶を注入して反射型液晶表示装置を構成する。

【0063】本実施の形態においても実施の形態1と同様の効果が得られ、共通電極配線をゲート電極配線、ソース電極配線で区画された画素領域に、前記ソース線と交差する部分をのぞき画素領域内全面形成しているの

で、ドレイン電極の冗長部も容量形成に利用でき、表示特性の向上が得られる。

【0064】実施の形態3
図7は実施の形態3によるTFTアレ基板を示す平面図の一部である。

【0065】図8は実施の形態3によるTFTアレ基板を示す断面図であり、図7のC-C'断面を示している。

【0066】次に、本実施の形態による反射型液晶表示装置のTFTアレ基板の製造方法について説明する。

【0067】実施の形態1と同様の方法により絶縁基板1上にゲート電極配線2、共通電極配線3、ゲート絶縁膜4、a-Si膜5、n⁺-a-Si膜6、チャネル部9、ソース電極配線7、ドレイン電極8、パッシベーション膜10を順次形成する。

【0068】次に、パッシベーション膜10上に所定の開口部を有した反射膜15を、前記ゲート電極配線、ソース電極配線で区画された画素領域内全面に、前記ゲート電極配線、ソース電極配線と重畳させずに形成する。

【0069】次に、反射膜15上に反射膜の開口部と整合した開口部を有する絶縁性カラーフィルタ赤(R)11a、緑(G)11b、青(B)11cをゲート電極配線2、ソース電極配線7に重畳して順次形成する。

【0070】その後、感光性を有する透明絶縁性樹脂をTFT、制御配線、およびカラーフィルタによる段差をなくし表面が平坦化されるように塗布し、フォトリソグラフィ法で、ドレイン電極8が共通電極配線3と対向して保持容量を形成する部分上にコンタクトホール13および端子コンタクト(図示せず)を形成する。その後透明樹脂は充分焼成され、層間絶縁膜12とする。

【0071】層間絶縁膜12のコンタクトホール13は反射膜15、カラーフィルタ11の開口部と整合しており、コンタクトホール径は反射膜およびカラーフィルタの開口部の径より狭く、ドレイン電極8と重畳する位置に形成されている。

【0072】次に、層間絶縁膜12をマスクとし、トランジスタ保護用のパッシベーション膜10をエッチングしコンタクトホール12の位置にドレイン電極8を露出させる。

【0073】同時に、端子の(トランスファー電極を含

む)コンタクト部のパッシベーション膜10も除去される(図示せず)。

【0074】次に、層間絶縁膜12上に透明導電膜(ITO)を成膜し、フォトリソグラフィ法を用いてパターンニングし、画素電極14をゲート電極配線2、ソース電極配線7に重畳して形成する。

【0075】画素電極14は、層間絶縁膜12開けたコンタクトホール13を介してドレイン電極8と接続する。

【0076】以上の工程により形成されたTFTアレ基板を用い、実施の形態1と同様の方法により反射型液晶表示装置を構成する。

【0077】本実施の形態においても実施の形態1と同様の効果が得られ、反射膜に使用する高反射率材料が大きく許容されるとともに共通電極配線、ゲート電極配線、ソース電極配線用材料も制約が緩和される。また、本実施の形態では、カラーフィルタが導電性ののもであってもよい。

【0078】実施の形態4

図9は実施の形態4によるTFTアレ基板を示す断面図であり、図7のD-D'断面を示している。

【0079】次に、本実施の形態による反射型液晶表示装置のTFTアレ基板の製造方法について説明する。

【0080】実施の形態1と同様の方法により絶縁基板1上にゲート電極配線2、共通電極配線3、ゲート絶縁膜4、a-Si膜5、n⁺-a-Si膜6、チャネル部9、ソース電極配線7、ドレイン電極8、パッシベーション膜10、反射膜15を形成し、反射膜15上に所定の開口部を有する絶縁性カラーフィルタ赤(R)11a、緑(G)11b、青(B)11cを隣接画素同志一定の間隔を設け、ゲート電極配線2、ソース電極配線7に重畳して形成する(図9a)。

【0081】次にカラーフィルタ11をマスクとし反射膜15をエッチングする。このとき、反射膜はゲート電極配線、ソース電極配線と重畳しない所までオーバーエッチングされる。また、カラーフィルタの開口部も同様にオーバーエッチングされる。

【0082】その後、感光性を有する透明絶縁性樹脂をTFT、制御配線およびカラーフィルタによる段差をなくし表面が平坦化されるように塗布し、マスク16を用いてフォトリソグラフィ法で、ドレイン電極8が共通電極配線3と対向し保持容量を形成する部分上にコンタクトホール13および端子コンタクト(図示せず)を形成する。その後透明樹脂は充分焼成され、層間絶縁膜12とする(図9b)。

【0083】前記層間絶縁膜12のコンタクトホール13は反射膜15、カラーフィルタ11の開口部と整合した位置に形成されている。

【0084】次に、層間絶縁膜12をマスクとしパッシベーション膜10をエッチングし、コンタクトホール1

3の位置にドレイン電極8を露出させ、層間絶縁膜12上およびコンタクトホール内に透明導電膜(ITO)を成膜し、フォトリソグラフィ法を用いてパターンニングし、画素電極14をゲート電極配線2、ソース電極配線7に重畳して形成する。ここで、カラーフィルタ11の開口径を大きくし、図8のように画素電極14との間に層間絶縁膜12を介在させてもよい。

【0085】画素電極14は、層間絶縁膜12開けられたコンタクトホール13を介してドレイン電極8と接続する(図9c)。

【0086】以上の工程により形成されたTFTアレイ基板を用い、実施の形態1と同様の方法により反射型液晶表示装置を構成する。

【0087】本実施の形態においても実施の形態1と同様の効果が得られ、反射膜をカラーフィルタをマスクとしてエッチング形成するので、レジストマスクの工程が省ける。また、本実施の形態においては、カラーフィルタが導電性のものであってもよい。

【0088】実施の形態5

図10は実施の形態10によるTFTアレイ基板の断面図である。

【0089】この実施の形態は、実施の形態1、実施の形態2および実施の形態3において、カラーフィルタに用いた絶縁性有色膜を、ゲート電極配線、スイッチング素子、ソース電極配線上で3色積層したのち、透明な層間絶縁膜で平坦化した構造に形成したものである。

【0090】本実施の形態においても実施の形態1と同様の効果が得られ、カラーフィルタをゲート電極配線、スイッチング素子、ソース電極配線上で3色積層したことによりブラックマトリクスの効果を持つとともに、逆スタガ型TFTでの光リークの防止が可能となる。

【0091】

【発明の効果】本発明の請求項1～3にかかわる反射型液晶表示装置によれば、TFTアレイ基板上の走査線と信号線を除く画素領域内の全面に反射膜を形成し、反射膜上の画素領域全面にカラーフィルタを形成し、カラーフィルタ上に段差を吸収する層間絶縁膜を形成し、層間絶縁膜上にコンタクトホールを介してTFTの電極に電氣的に接続された透明画素電極を画素領域全面に形成したので、TFTアレイ基板と対向基板との張合せ時のアライメント精度が緩和され、開口率が高く、ラビング不良が防止でき、液晶に十分に駆動電圧を印加できる反射型液晶装置が得られる。

【0092】本発明の請求項4、5にかかわる反射型液晶表示装置によれば、カラーフィルタの絶縁性に対する要求が緩和される。

【0093】本発明の請求項6にかかわる反射型液晶表示装置によれば、カラーフィルタを絶縁性としたので、画素間ショートが防止でき、画素ピッチを詰め、かつ開口率を高くすることができる。

【0094】本発明の請求項7にかかわる反射型液晶表示装置によればスイッチング素子、走査線および信号線上にブラックマトリクスと同等な効果の3層カラーフィルタが形成されるので、画素間の光漏れを防止できる。

【0095】本発明の請求項8にかかわる反射型液晶表示装置によれば、透明画素電極をカラーフィルタ上に直接に形成したので、層間絶縁膜を形成する工程を省くことができる。

【0096】本発明の請求項9～12にかかわる反射型液晶装置の製造方法によれば、TFTアレイ基板と対向基板との張合せ時のアライメント精度が緩和され、開口率が高く、ラビング不良が防止でき、液晶に十分に駆動電圧を印加できる反射型液晶装置が得られる。

【図面の簡単な説明】

【図1】本発明の実施の形態1のTFTアレイ基板の平面図である。

【図2】本発明の実施の形態1のTFTアレイ基板の断面図である。

【図3】本発明の実施の形態1のTFTアレイ基板の断面図である。

【図4】本発明の実施の形態2のTFTアレイ基板の平面図である。

【図5】本発明の実施の形態2のTFTアレイ基板の平面図である。

【図6】本発明の実施の形態2のTFTアレイ基板の断面図である。

【図7】本発明の実施の形態3のTFTアレイ基板の平面図である。

【図8】本発明の実施の形態3のTFTアレイ基板の断面図である。

【図9】本発明の実施の形態4のTFTアレイ基板の断面図である。

【図10】本発明の実施の形態5のTFTアレイ基板の断面図である。

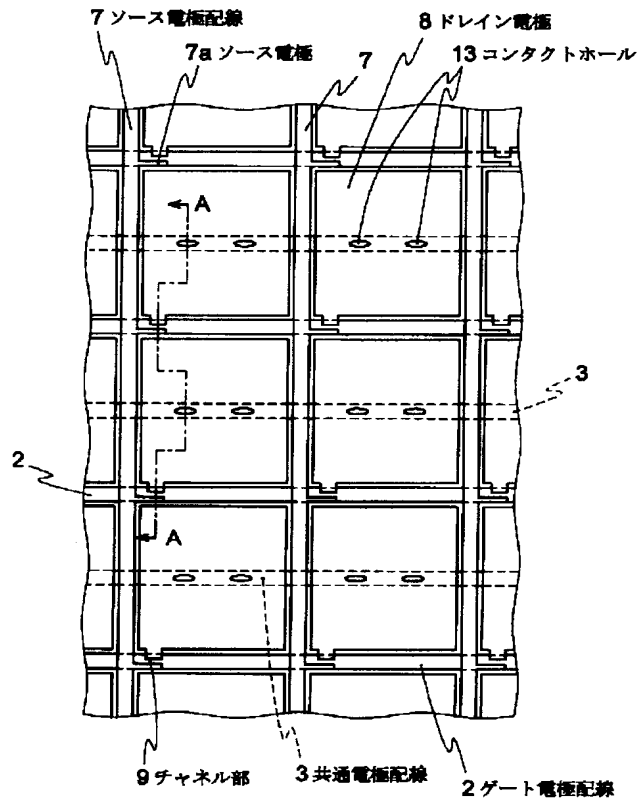
【符号の説明】

- 1 透明絶縁性基板
- 2 ゲート電極配線
- 2a ゲート電極
- 3 共通電極配線
- 4 ゲート絶縁膜
- 5 a-Si膜(半導体膜)
- 6 n⁺-a-Si膜(オーミックコンタクト膜)
- 7 ソース電極配線
- 7a ソース電極
- 8 ドレイン電極
- 9 チャネル部
- 10 パッシベーション膜
- 11 カラーフィルタ
- 11a カラーフィルタ赤(R)
- 11b カラーフィルタ緑(G)

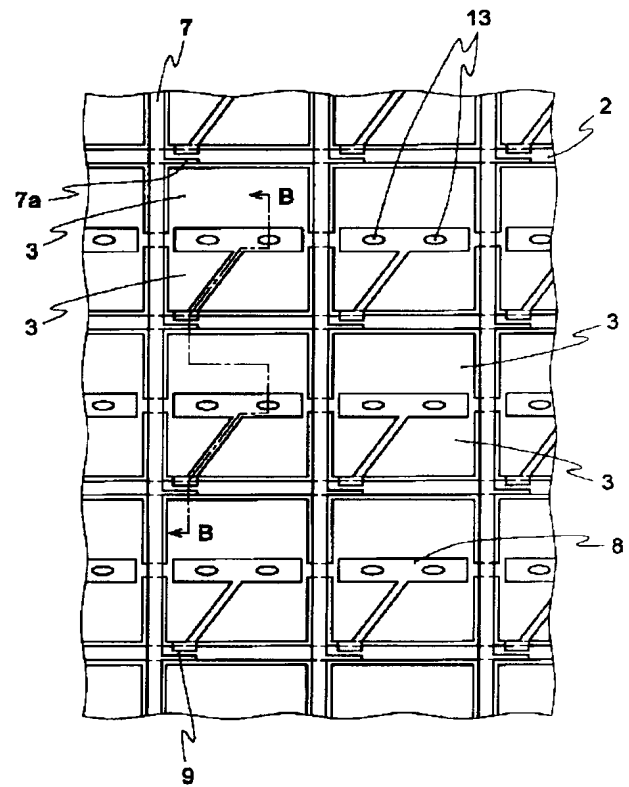
15
11c カラーフィルタ青(B)
12 層間絶縁膜
13 コンタクトホール

* 14 透明画素電極
15 反射膜
* 16 マスク

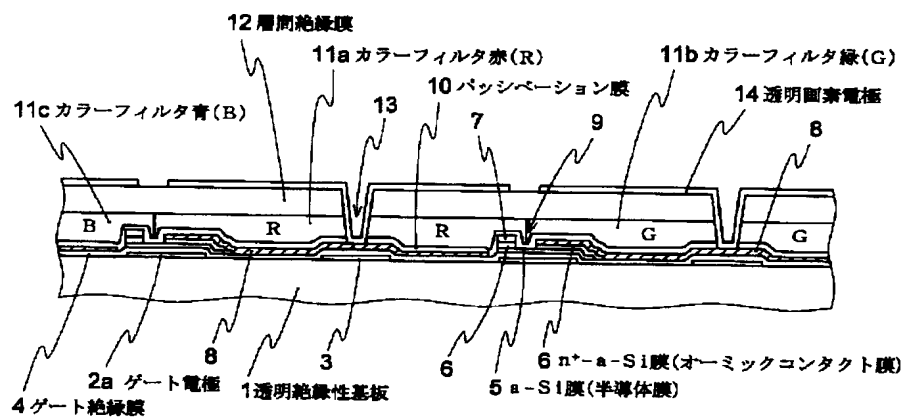
【図1】



【図4】



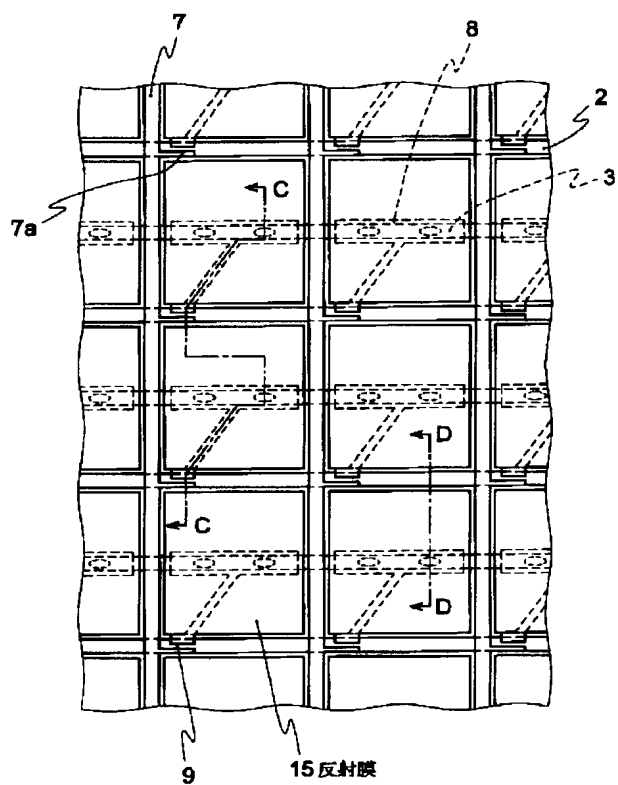
【図2】



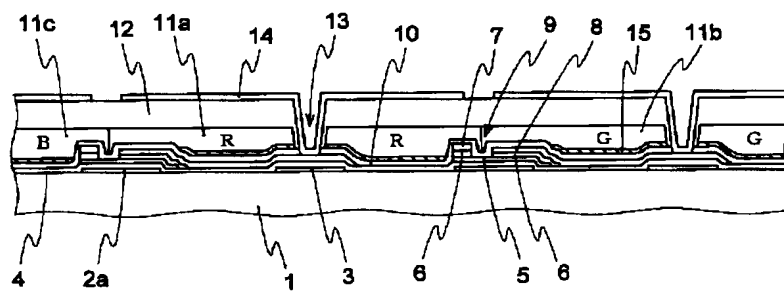
This cross-sectional view shows a semiconductor device with a trench isolation structure. The device includes a substrate (1) with a trench (3) filled with an insulating material (2a). A gate stack (4) is formed on the substrate. The device is divided into regions labeled B, R, and G. Various layers and structures are labeled with numbers: 11c, 11a, 14, 13, 10, 7, 9, 8, 11b, 4, 2a, 1, 3, 6, 5, 6.

A detailed cross-sectional diagram of a semiconductor device. The structure consists of several stacked layers. At the bottom is a substrate (1). Above it are various conductive and insulating layers. Labels include: 1 (substrate), 2a (bottom layer), 3 (intermediate layer), 4 (top surface layer), 5 (contact pad), 6 (underlayer), 7 (gate stack), 8 (gate dielectric), 9 (gate conductor), 10 (channel region), 11a (source/drain region), 11b (another source/drain region), 11c (third source/drain region), 12 (insulation layer), 13 (side wall), 14 (top insulation layer). Regions are also labeled B, R, and G.

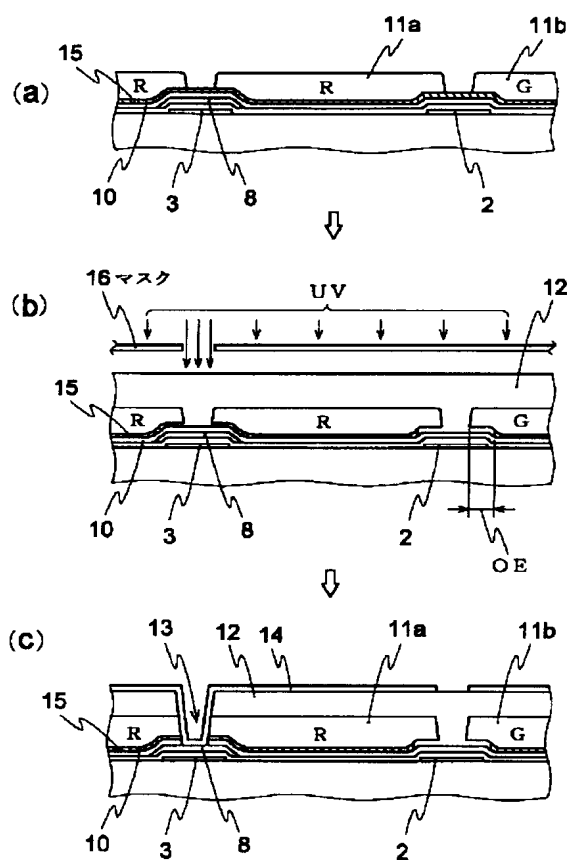
【図7】



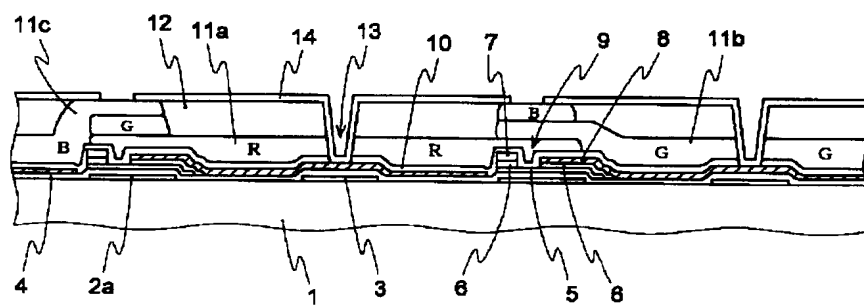
【図8】



【図9】



【図10】



フロントページの続き

F ターム(参考) 2H091 FA02Y FA14Y FB04 FC05
FC12 FD04 GA07 GA13 GA16
LA12 LA15
2H092 GA05 HA04 JA26 JA46 JB07
JB57 JB58 JB64 JB69 KA05
KA12 KB14 KB22 KB25 MA05
MA08 MA15 MA20 MA37 MA41
NA04 NA07 NA16 NA27 NA29
PA08